

**Abstract:**

The invention relates to a novel method for processing electrical parts, particularly for processing semiconductor chips and electrical components, and a device for carrying out the inventive method.

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationalcs Büro



(43) Internationales Veröffentlichungsdatum  
27. November 2003 (27.11.2003)

PCT

(10) Internationale Veröffentlichungsnummer  
WO 03/098665 A1

(51) Internationale Patentklassifikation: H01L 21/00

(21) Internationales Aktenzeichen: PCT/DE03/01152

(22) Internationales Anmeldedatum:  
9. April 2003 (09.04.2003)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:  
102 22 620.2 17. Mai 2002 (17.05.2002) DE

(71) Anmelder und

(72) Erfinder: SILLNER, Georg, Rudolf [DE/DE]; Buchen-  
strasse 23, 93197 Zeitlarn (DE).

(74) Anwalt: GRAF, Helmut; Wasmeier Alfons, Greflinger  
Strasse 7, 93055 Regensburg (DE).

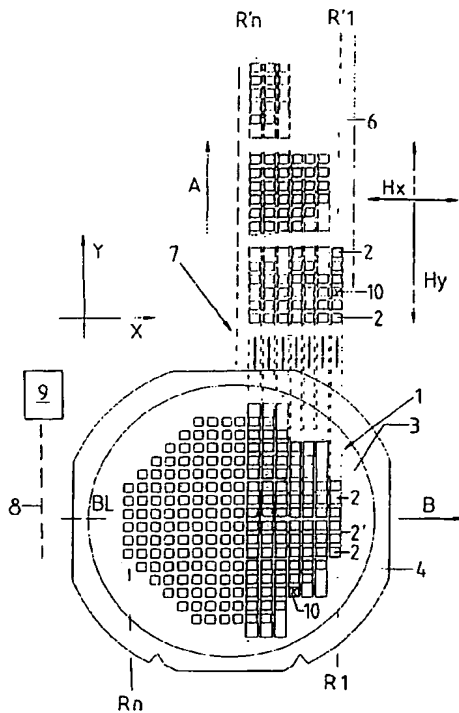
(81) Bestimmungsstaaten (national): AF, AG, AI, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) Bestimmungsstaaten (regional): ARIPO-Patent (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), caraisches Patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches Patent (AT, BE, BG, CH, CY, CZ, DE,

[Fortsetzung auf der nächsten Seite]

(54) Title: METHOD FOR PROCESSING ELECTRICAL PARTS, PARTICULARLY FOR PROCESSING SEMICONDUCTOR CHIPS AND ELECTRICAL COMPONENTS, AND DEVICE FOR CARRYING OUT SAID METHOD

(54) Bezeichnung: VERFAHREN ZUM VERARBEITEN VON ELEKTRISCHEN BAUTEILEN, INSBESONDERE ZUM VERARBEITEN VON HALBLEITERCHIPS SOWIE ELEKTRISCHEN BAUELEMENTEN, SOWIE VORRICHTUNG ZUM DURCHFÜHREN DES VERFAHRENS.



(57) Abstract: The invention relates to a novel method for processing electrical parts, particularly for processing semiconductor chips and electrical components, and a device for carrying out the inventive method.

(57) Zusammenfassung: Die Erfindung bezieht sich auf ein neuartiges Verfahren zum Verarbeiten von elektrischen Bauteilen, insbesondere zum Verarbeiten von Halbleiterchips sowie elektrischen Bauelementen, sowie eine Vorrichtung zum Durchführen des Verfahrens.

WO 03/098665 A1



DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL,  
PT, RO, SE, SI, SK, TR), OAPI-Patent (BF, BJ, CF, CG,  
CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

*Zur Erklärung der Zweibuchstaben-Codes und der anderen Ab-  
kürzungen wird auf die Erklärungen ("Guidance Notes on Co-  
des and Abbreviations") am Anfang jeder regulären Ausgabe der  
PCT-Gazette verwiesen.*

**Veröffentlicht:**

- *mit internationalem Recherchenbericht  
vor Ablauf der für Änderungen der Ansprüche geltenden  
Frist; Veröffentlichung wird wiederholt, falls Änderungen  
eintreffen*